

PCI Express搭載LSI検証の問題を洗い出す 第三者検証サービス

当社では、システムLSI設計・検証の新しい取り組みとして、このほどPCI Express向け第三者検証サービスの提供を開始しました。第三者という立場で客観的に製品化前のLSIを検証し、規格・仕様の両面から問題の洗い出しを支援します。お客様に対する新しい切り口の技術サービスによって、今後この分野での知見をさらに深めていきます。

高速データ転送を実現するPCI Express

PCI Express(PCIe)は、2002年7月にPCI-SIG^{※1}によって仕様が定められたバス規格で、LSIやボード間を接続するインタフェースであり、それまでのPCIバス規格よりも大幅な高速化を実現したものです。

旧来のPCで内部コンポーネントの接続に使用されていたISAバスは、データ信号線を複数並べた平行16ビットデータ幅でしたが、拡張性や利便性において問題が多く見られました。例えば、コンポーネントの性能向上に対しデータ転送帯域を簡易に広げられないことや、割り込みなどをはじめとした各種設定の多くを手動に頼ることなどです。これらの問題を解決するために、PCI Expressの前身となるPCIバスが登場しました。

PCIバスは、データ幅を平行32ビットとしデータ転送帯域を広げ、各種設定も自動化するなど利便性が向上しています。そのため、ISAバスからPCIバスへの置き換えが急速に進みました。しかし、PC機能の要求の高まりと共にバスのさらなる高速化が求められ、並列に複数存在するデータ信号のタイミングを合わせる対応が難しくなり、ISAバスと同様にPCIバスでもデータ転送帯域を広げられない問題に直面しました。

そこでPCIバスの次世代規格となるPCI Expressでは、小振幅差動伝送方式を採用することで極めて高速なデータ転送を可能としました。差動伝送は物理的に2本のデータ信号線を用います。1本に電気的同相、もう1本に逆相のデータを流し、信号線を電気的に安定結合させることで高いノイズ耐性を得ます。また、論理的にシリアル1ビットであり、他のデータ信号線とタイミングを合わせる必要がなく、高速化が容易です。PCI ExpressはPCIと比較し、扱いやすさと高速化による転送効率向上の両面で大きな進化を遂げました。

PCIとPCI Expressの物理的構造は大きく異なりますが、PCIコマンドをPCI Expressに利用できる後方互換性を保って

います。また、PCIを動作させるためのデバイスドライバもPCI Expressに用いることができたため、PCI Expressは急速に普及しました。

信号線は、送受信で1本ずつ、計2本を組み合わせると呼びます。PCI Expressでは、複数本のレーンを束ねることができ、2レーン以上にすることでデータ転送の帯域を広げることが可能です。タイミングは、レーンごとに管理されPCIのように複数信号のタイミングを合わせる必要もありません。Gen.3(第三世代規格)までは最大32レーンへ拡張することができます。現在市場に出回りつつあるGen.4では最大64レーン化が可能となり、1レーン当たり16GT/s^{※2}(約2GB/s:片方向理論値)のデータ転送帯域を実現することができます。さらなる高速化が期待されるGen.5は、2019年末までに規格の策定が予定されています(図-1)。このほか、PCI Expressをベースとしたさまざまな派生規格も登場しています。

手戻りの多いクロズド検証の課題を解決

高速性に注目してPCI Expressを用いた半導体製品は世界的に数多くあります。PCI ExpressはLSIやボード間インタフェー

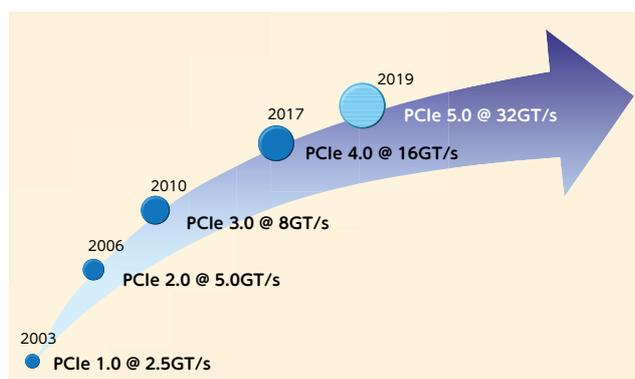


図-1 PCIeロードマップ

(出典：PCI-SIG Dev Conference 2017資料より抜粋)

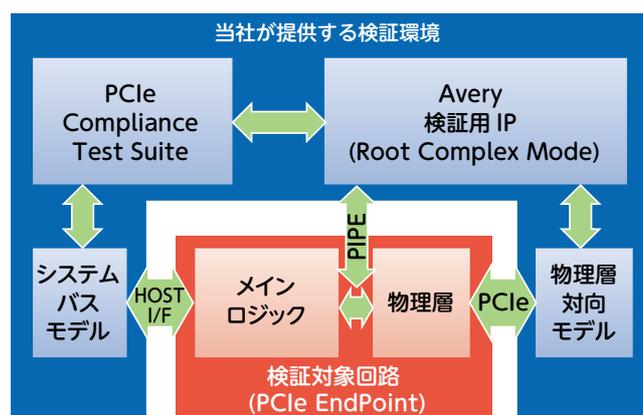


図-2 検証環境構成図

スとして標準的なものとなっていますが、それらの製品は相互に接続の互換性が保たなければなりません。LSI製品の論理設計と検証は開発ベンダー内で閉じて行われるケースが多く、LSI完成前に接続の互換性を確認することが難しいため、相互運用性(インターオペラビリティ)の点では課題も少なくありません。

当社は、カメラセンサーなどをはじめ多様なデジタル・アナログLSIの設計・検証実績を持つほか、PCI Expressのコントローラ開発などに携わってきました。検証に対するお客様の要望は多く、第三者検証の受託引き合いも増えています。こうしたニーズを受け、LSIのPCI Express機能ブロックの検証を、当社が第三者として行うサービスを開始しました。

本サービスのイメージを図-2に示します。お客様が開発するPCI Express機能ブロックをお預かりし、米Avery Design Systems社の検証用IP^{注3}製品を活用して検証を行います。お客様が検証環境を用意する必要はありません。

また、LSIが高機能化するとともに、検証する機能の組み合わせや時間を必要とするテストが増加し、検証期間の長期化が問題となります。そこで、検証ブロックと検証環境の一部をFPGAに実装しエミュレーション動作させることで、検証にかかる時間を従来のシミュレーションと比較しておよそ1/100(最大値)とするサービスも準備しています(表-1)。

第三者検証を取り入れる大きなメリットとして、

- (1) コンプライアンステストにかける上での問題点をLSI化される前に洗い出せること
 - (2) 規格や仕様に準拠した適切な検証を先入観に影響されずに実施できること
- の2点が挙げられます。

LSI化された後、コンプライアンステストで問題が検出されたときの修正は、高難易度かつ高コストとなります。また、設計データに遡ってLSIをリファインする場合も、膨大な労力を費やすこととなります。

当社の提供する第三者検証では、PCI Express機能ブロックに対してブラックボックステストを実施し、検証段階で通信エラーなどの問題点を洗い出すことで、手戻りを予防することができます。これは、コストや検証期間の面からも大きなメリットとなります。また、他のベンダーの製品との接続性を担保するためには相互運用性テストが不可欠ですが、当社のサービスを利用することにより、互換性の確認を事前に実施することが可能です。

当社独自の検証サービスの向上を目指して

従来の一般的な論理検証では、検証環境を立ち上げて運用しており、EDA^{注4}ベンダー製の検証用IPを導入し、検証効率の向上を図るケースが多く見られます。その中で、「テスト内容の把握や検証結果の解析が難しい」というお客様の声もあり、第三者検証にてこの問題を解決できると考えました。当社では、第三者検証サービスにより、飛躍的な検証精度の向上と検証時間の短縮をお客様に提供できるとともに、当社ならではの検証サービスという点で、新しい切り口が示せると考えています。

当社では、PCI Express規格を皮切りに第三者検証サービスを進めて、今後USBやHDMI、Ethernetなど他の通信規格にも適用していくことで、各種規格製品の開発に寄与できるものと期待しています。規格種別の広がりだけでなく、その先にある次世代規格へのシミュレーション・エミュレーション検証に向けた対応にも積極的に取り組む方針としています。そのためには、この分野でさまざまな規格対応への準備を進め、お客様の要望にさらに応えていきたいと思っています。

(LSIソリューション事業部 小川原 剛、渡邊 秀一)

注1) PCI-SIG: PCI Special Interest Group (<https://pcisig.com/>)

注2) GT/s: Giga Transfer per Second

注3) IP: Intellectual Property (半導体設計資産)

注4) EDA: Electronic Design Automation (電子設計自動化)

表-1 実装状態による回路内部状態観測性と処理速度の違い

テスト対象	回路内部状態観測性	処理速度	検証・テストの範囲
LSI	×	～数GHz	最終製品 出荷テスト・端子経由での信号観測のみ
FPGA プロトタイプング	△	100MHz	PLL・SRAMなどの置換、インタフェース互換性に難あり
FPGA エミュレーション	○	1KHz	一部マクロセルの置換、インタフェース制約小
シミュレーション	◎	1～10Hz	すべてモデル化され、論理等価