

ローパワー検証手法「VMM-LP」の採用により システムLSIのエコ設計を実現

多機能化するシステムLSI開発ですが、「プロセスの進化に伴うLSIの大規模・複雑化」、「消費電力の増大に対する各種の低消費電力技術の導入」により、検証は一層複雑なものになっています。当社はこのほど、ローパワー検証手法である「VMM-LP」を標準メソドロジとして採用し、検証環境の構築や開発への適用に取り組んでいます。今後はこの検証環境とノウハウを活用して、高まるエコ指向ニーズを踏まえたSoC (System on a Chip) 設計・検証に対応していきます。

複雑化するSoCの 設計検証

昨今のエコロジー指向の高まりは、低燃費や低排出ガスを実現する自動車や省エネを謳った家電をはじめ、幅広い製品分野に及んでいます。低消費電力をハードウェア設計で実現していくというトレンドの中で、システムLSIの世界においても消費電力の問題は一層重要性を帯びてきています。

「半導体チップに集積されるトランジスタの数は2年ごとに倍増する」というムーアの法則に従い、システムLSIの製造プロセスの微細化技術は進化を遂げ、さまざまな機能の搭載を実現してきました。しかし一方で、システムの大規模化・複雑化はリーク電流の増大を招き、デバイスの消費電力が逆に増える傾向にあり、検証作業もこれまで以上に複雑化する、といった2つの大きな問題を浮き彫りにさせています。こうしたことから、「複雑化する設計検証に対応しながらローパワー化を進めていく」ことが、LSI設計検証における喫緊の課題となっています。

システムLSIのローパワー化は、使用していない回路の電源をオフにしたり、動作周波数や電源電圧を下げることで実現します。

代表的な設計手法には次のようなものがあります(図-1)。

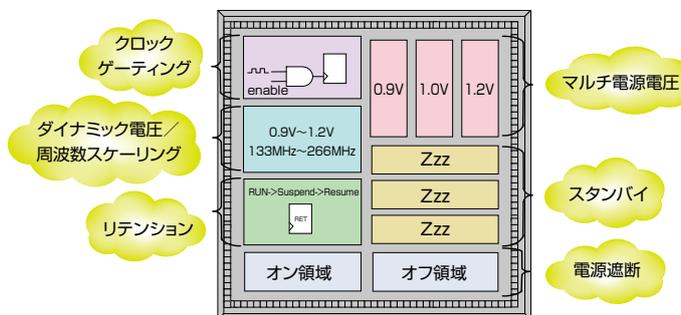


図-1 ローパワーを実現する手法

- (1) クロックゲートリング……動作する必要のない回路へのクロック供給を停止し、消費電力を低減する方法
- (2) マルチ電源電圧……機能ブロックごとに必要最小限の電源電圧を供給する方法
- (3) 電源遮断……機能ブロックごとに電源のオン/オフを行い、使用していない機能ブロックはオフにしておく方法
- (4) リテンション……電源がオフになる機能ブロックのデータをバックアップしておく、オンに戻った時にすぐに復帰する方法
- (5) スタンバイ……使われていない機能ブロックの電源電圧を下げ、完全には電源を落とさないことでデータの値は保持しておく方法
- (6) ダイナミック電圧・周波数スケールリング……アプリケーションの負荷に応じてダイナミックに必要な最小限のクロック周波数と電源電圧を供給する方法

このような設計手法を同時に適用することで消費電力の削減を行います。適用する手法や機能ブロックの数が多けれ

ば多いほどシステムは複雑になり、検証は難しくなります。

年々複雑化するシステムの検証に関する問題を解決するために、当社では、VMM-LP(Verification

Methodology Manual for Low Power)と呼ばれる業界初のローパワー検証メソドロジを導入しました。

ローパワー検証を効率的に行う メソドロジ

VMM-LPは、多くの企業で実践されてきたローパワー検証の手法の中からベストな手法を選び構成された、ローパワー専用の検証メソドロジです。VMM-LPには次のような特徴があります。

1つは、ローパワー検証のルール、ガイドラインの提供です。VMM-LPでは注意すべき検証のポイントや、効率よく検証を行うための方法などをルール・ガイドラインとして提供しています。このルールを守って検証を行うことで、検証抜けを未然に防ぎ、高品質な検証を実施することができます。

2つめは、クラスライブラリの提供です。VMM-LPでは、ローパワー検証をサポートするクラスライブラリが提供されます。このライブラリは、SystemVerilogと呼ばれるオブ

ジェクト指向に対応した検証専用言語で記述された、汎用的で再利用性の高いライブラリです。このライブラリをベースに開発を行うことで効率よく検証を行うことができ、検証時に作成した検証コンポーネントの再利用性が高まります。

当社は、ローパワーシステムの開発事例として、動画の録画・再生、オーディオ

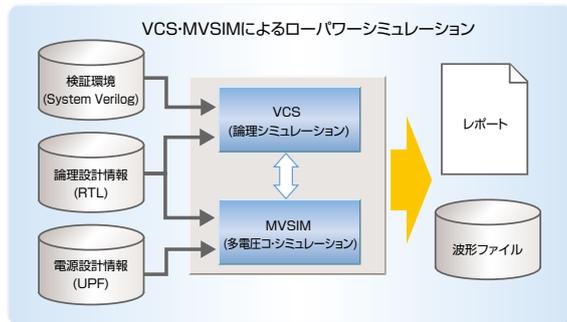


図-2 ローパワーシミュレーション

再生、デジタルTV受信に対応した「モバイル端末向けマルチメディアLSI」の開発にVMM-LPを適用し、次のような開発フローでローパワー検証を実施しました。

(1) 電源仕様の作成

電源仕様はUPF(Unified Power Format)と呼ばれる低消費電力設計専用のフォーマットで作成します。シミュレーションにはUPFに対応したSynopsys社の論理シミュレータ「VCS」、MVSIMを採用しました(図-2)。

(2) 検証プランの検討

VMM-LPのルール・ガイドラインをもとに検証対象(DUT)に適用すべきルールの検討を行い、検討結果はリストアップして検証の指針として活用します。検証プランの検討段階でルールの確認を行うことにより、検証抜けを未然に防止できます。

(3) 検証環境の構築

- 検証環境は、
- ・テストシナリオを自動生成する検証コンポーネント(シナリオジェネレータ)
- ・電源状態の管理、制御を行う検証コン

ポーネント(パワーマネージャ)
 ・検証対象の電源状態を監視しエラーを自動検出する検証コンポーネント(パワーウェアスコアボード)

などから構成されます(図-3)。これらの検証コンポーネントの開発にVMM-LPクラスライブラリを活用することで、複雑さが軽減し、短期間で再利用性の高い検証コン

(4) 検証の実施

検証項目に従ってテストシナリオを作成し、シミュレーションを実行します。シミュレーションの結果は、開発したパワーウェアスコアボードと論理シミュレータが生成する各種レポートによって確認します。

先進のローパワーソリューションを積極展開

ローパワー検証にVMM-LPを導入したことによって、以下のようなメリットが生まれました。

- (1) シナリオジェネレータ、パワーマネージャの開発により、複雑な電源仕様の検証に対応

(2) ルール・ガイドラインの適用で体系的な検証が可能となり、検証漏れを未然に防止でき、検証品質が向上

(3) オブジェクト指向技術を取り入れたVMM-LPクラスライブラリをベースに開発を行うことで検証コンポーネントの再利用性が向上し、検証環境を短期間で立ち上げ可能

(4) パワーウェアスコアボードの開発により、電源問題のエラー検出が自動化され、従来手法では検出困難なバグを発見

(5) 多電源電圧に対応した論理シミュレータの採用により、従来はゲートネットに対して行っていたローパワー検証をRTLの段階で実施し、電源仕様の問題を早期に発見

今回の開発により、複雑化しているローパワーシステムに対応可能な体系的な統一ソリューションを構築することができました。当社ではお客様の抱えるシステムLSIの低消費電力化に関する問題に対し、洗練されたローパワー検証メソッドと当社の開発ノウハウを活用し、さまざまなローパワー設計プロジェクトに展開していくことにより、エコ指向の高まる時代のニーズに対応していきます。

(LSIソリューション事業部 長方智史)

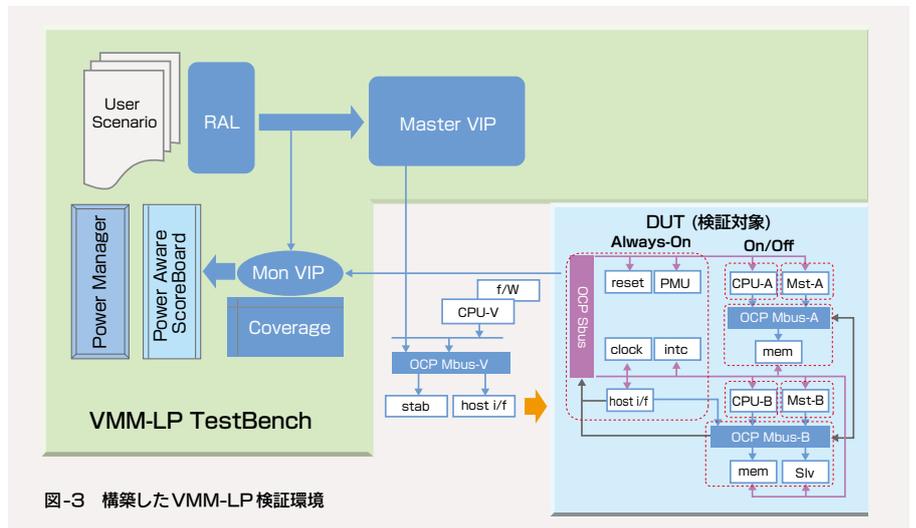


図-3 構築したVMM-LP検証環境